

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001168387 A**(43) Date of publication of application: **22.06.01**

(51) Int. Cl.

H01L 33/00
H01L 31/02
// H01L 21/205

(21) Application number: **2000191779**(22) Date of filing: **26.06.00**(30) Priority: **29.09.99 JP 11276556**(71) Applicant: **TOYODA GOSEI CO LTD**

(72) Inventor: **SHIBATA NAOKI**
SENDAI TOSHIAKI
SENDA MASANOBU
ITO JUN
WATANABE HIROSHI
ASAMI SHINYA
ASAMI SHIZUYO

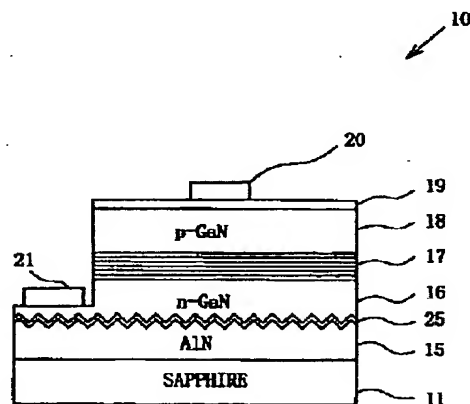
(54) **III NITRIDE COMPOUND SEMICONDUCTOR
 ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To substantially totally reflect a light from a III nitride compound semiconductor in a substrate layer having a textured structure, a sectional trapezoidal shape or a pit-like surface shape.

SOLUTION: A reflecting layer made of a nitride of one or more types of metals selected from titanium, zirconium, hafnium and tantalum is formed on the textured structure, sectional trapezoidal shape or the pit-like surface of the substrate layer. The surface structure of the substrate layer is reflected, and the surface of the reflecting layer is also the textured structure, the sectional trapezoidal shape or the pit-like state.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-168387

(P2001-168387A)

(43) 公開日 平成13年6月22日 (2001.6.22)

(51) Int.Cl. ⁷	識別記号	F I	サーチコード(参考)
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 4 1
31/02		21/205	5 F 0 4 5
// H 0 1 L 21/205		31/02	A 5 F 0 8 8

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号	特願2000-191779 (P2000-191779)	(71) 出願人	000241463 豊田合成株式会社 愛知県西春日井郡春日町大字落合字長畑1番地
(22) 出願日	平成12年6月26日 (2000.6.26)	(72) 発明者	柴田 直樹 愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
(31) 優先権主張番号	特願平11-276556	(72) 発明者	千代 敏明 愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内
(32) 優先日	平成11年9月29日 (1999.9.29)	(74) 代理人	100095577 弁理士 小西 登雅 (外1名)
(33) 優先権主張国	日本 (J P)		

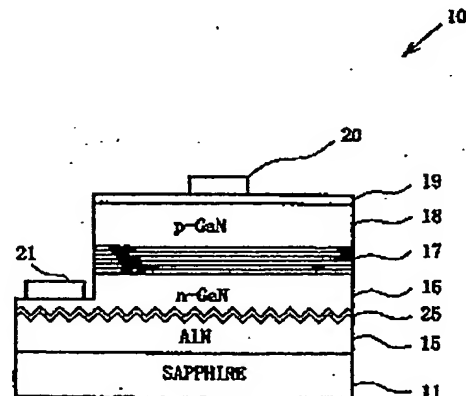
最終頁に続く

(54) 【発明の名称】 III族窒化物系化合物半導体素子

(57) 【要約】

【目的】 テクスチャ構造、断面台形状、若しくはビット状の表面形状を有する下地層においてIII族窒化物系化合物半導体からの光を実質的に全反射させる。

【構成】 下地層におけるテクスチャ構造、断面台形状、若しくはビット状の表面の上に、チタン、ジルコニウム、ハフニウム及びタンタルから選ばれる1種又は2種以上の金属の窒化物からなる反射層を形成する。下地層の表面構造が反映されてこの反射層の表面もテクスチャ構造、断面台形状、若しくはビット状である。



【特許請求の範囲】

【請求項1】 基板と、
発光素子機能又は受光素子機能を有するIII族窒化物系化合物半導体層と、
前記基板と前記III族窒化物系化合物半導体層との間に形成される下地層であって、該下地層はIII族窒化物系化合物半導体で形成されてその表面がテクスチャー構造、断面台形状、若しくはピット状である下地層と、
該下地層の表面に形成される反射層であって、チタン、ジルコニウム、ハフニウム及びタンタルから選ばれる1
10 極又は2極以上の金属の窒化物からなり、その表面形状は前記下地層の表面形状を反映したものである反射層と、

を備えてなるIII族窒化物系化合物半導体素子。

【請求項2】 前記反射層は窒化チタンからなる、ことを特徴とする請求項1に記載のIII族窒化物系化合物半導体素子。

【請求項3】 前記下地層は $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) からなる、ことを特徴とする請求項1又は2に記載のIII族窒化物系化合物半導体素子。

【請求項4】 前記下地層は AlN からなる、ことを特徴とする請求項3に記載のIII族窒化物系化合物半導体素子。

【請求項5】 前記下地層は $InGaAlN$ からなる、ことを特徴とする請求項1又は2に記載のIII族窒化物系化合物半導体素子。

【請求項6】 前記下地層は $InAlN$ 又は $InGaN$ からなる、ことを特徴とする請求項1又は2に記載のIII族窒化物系化合物半導体素子。

【請求項7】 前記基板はサファイア製若しくはシリコン単結晶製である、ことを特徴とする請求項1～6のいずれかに記載のIII族窒化物系化合物半導体素子。

【請求項8】 前記下地層と前記基板との間に堆積層が介在される、ことを特徴とする請求項1～7のいずれかに記載のIII族窒化物系化合物半導体素子。

【請求項9】 前記基板はサファイア製であり、前記下地層は AlN からなりその表面はテクスチャー構造であり、前記反射層は窒化チタンからなる、ことを特徴とする請求項1に記載のIII族窒化物系化合物半導体素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はIII族窒化物系化合物半導体素子に関する。

【0002】

【従来の技術】 III族窒化物系化合物半導体素子は発光ダイオード等の発光素子に用いられる。かかる発光素子では、例えばサファイア製の基板表面に素子機能を有するIII族窒化物系化合物半導体層をエピタキシャル成長させた構成である。

【0003】 しかしながら、サファイア基板とIII族窒

化物系化合物半導体層では熱膨張係数や格子定数が異なるので、サファイア基板とIII族窒化物系化合物半導体層との間に歪みが生じる。この歪みの為に生ずる現象として、サファイア基板とIII族窒化物系化合物半導体層の積層体にそりが発生する。このそりがあまりにも大きくなると、半導体の結晶性が損なわれたり半導体層にクラックが入るおそれのあることはもとより、素子作製時のアライメント調整にも不具合が生じる。そのため、従来ではいわゆる低温堆積層を基板とIII族窒化物系化合物半導体層との間に形成して上記の歪みを緩和していた。

【0004】

【発明が解決しようとする課題】 一般的な有機金属気相成長法（以下、「MOCVD」法という）を採用して素子を形成するときのIII族窒化物系化合物半導体層の成長温度は1000℃以上である。一方、低温堆積層の成長温度は400～500℃程度であるため、1000℃程度で行われる基板クリーニングからIII族窒化物系化合物半導体層までの温度履歴をみると、高温（1000℃）→低温（400～500℃）→高温（1000℃）となり、温度調整が困難なばかりでなく、熱効率も悪い。そこで、堆積層を高温で形成することが考えられるが、基板上に直接1000℃前後の高温でIII族窒化物系化合物半導体（例えば低温堆積層と同じ AlN 層）を成長させると、その問題が再び浮上する。

【0005】 本発明者らは、上記その問題を解決すべく検討を怠らなかつた結果、特願平2000-41222号（出願人整理番号：990438、代理人整理番号：P0149-01）において下記構成の発明を提案している。即ち素子機能を有するIII族窒化物系化合物半導体層をその表面上に形成可能な下地層を有し、該下地層の表面には傾斜が形成されており、前記下地層の表面において該傾斜面の占める面積割合が、平面投影面上で、5～100%である、ことを特徴とするIII族窒化物系化合物半導体素子。

【0006】 また、他の見方をすれば、下地層をテクスチャー構造とすることが好ましい。ここにテクスチャー構造とは、任意の断面をみたとき下地層表面がノコギリ歯状に、即ち傾斜面を介して谷と山とが繰返している構造を指す。この山部は、独立した多角錐形（円錐形も含む）の場合と山脈状に連なっている場合の両方を含む。また、この明細書において、断面台形状とは山部頂上における平坦領域が多くなったものを指し、更に平坦領域が多くなったものをピット状と呼ぶ。この明細書では斜面領域の占める割合が平面投影面上で70～100%をテクスチャー構造、30～70%を断面台形状、5～30%をピット状と呼ぶ。

【0007】 このような下地層を用いることによりIII族窒化物系化合物半導体層と下地層を含めた基板との間の歪みが緩和される。これは、ヘテロ界面に傾斜面が存在することによりヘテロ界面にかかる応力が当該傾斜面

と平行に加わることで分散され、もって応力が緩和されることによると考えられる。このようにして歪みが緩和されると、その問題が低減される。その結果、III族窒化物系化合物半導体層へクラックが入ることを未然に防止できることはもとよりその結晶性が向上し、さらには素子作製時のアライメントも取り易くなる。

【0008】本願発明者らは上記表面構造を有する下地層についてさらに検討を重ねてきたところ、下記の課題を見出すに至った。下地層はIII族窒化物系化合物半導体で形成されているため、360nm以上の波長を有する光を透過させる。ちなみに、下地層をAlN（屈折率：2.12）で形成しその上のII族窒化物系化合物半導体層をGaN（屈折率：2.60）で形成したとき、GaN側からの光を下地層で全反射するには、下地層に対する光の入射角を約22度以下にしなければならない。ここにテクスチャー構造等を有する下地層においては、その表面に対する光の入射角が小さくなるので比較的反射効率が高いといえるが、下地層表面全域において確実に全反射を得ることはできない。即ちこの発明は、テクスチャー構造、断面台形状、若しくはピット状の表面形状を有する下地層においてII族窒化物系化合物半導体からの光を実質的に全反射させることを目的とする。

【0009】

【課題を解決するための手段】この発明は上記課題を解決すべくなされたものであり、その構成は次の通りである。基板と、発光素子機能又は受光素子機能を有するII族窒化物系化合物半導体層と、前記基板と前記II族窒化物系化合物半導体層との間に形成される下地層とあって、該下地層はII族窒化物系化合物半導体で形成されてその表面がテクスチャー構造、断面台形状、若しくはピット状である下地層と、該下地層の表面に形成される反射層とあって、チタン、ジルコニウム、ハフニウム及びタンタルから選ばれる1種又は2種以上の金属の窒化物からなり、その表面形状は前記下地層の表面形状を反映したものである反射層と、を備えてなるII族窒化物系化合物半導体素子。

【0010】このように構成されたII族窒化物系化合物半導体素子によれば、テクスチャー構造、断面台形状、若しくはピット状である下地層の表面に所定の金属窒化物からなる反射層が形成されている。この反射層は下地層の表面形状を反映しているため、反射層の表面形状もテクスチャー構造、断面台形状、若しくはピット状となる。金属窒化物からなる反射層はいわゆる金属色の鏡面を有する。更には、テクスチャー構造、断面台形状、若しくはピット状の表面に対してはII族窒化物系化合物半導体層からの光の入射角をより小さくできる。従って、この発明の反射層によればII族窒化物系化合物半導体層側から入射する光を実質的に全反射できる。所定の金属窒化物としてチタン、ジルコニウム、ハフニ

ウム及びタンタルから選ばれる1種又は2種以上の金属の窒化物を採用した場合、その上にII族窒化物系化合物半導体を結晶性よく成長させられることは本発明者らにより既に提案されている（特願平11-235450号、出願人整理番号：980380、代理人整理番号：P011301参照）。かかる金属窒化物からなる反射層の上にII族窒化物系化合物半導体を成長させる場合においても、その表面がテクスチャー構造、断面台形状、若しくはピット状とされることにより、II族窒化物系化合物半導体層と反射層及び下地層を含めた基板との間の歪みが緩和される。これは、ヘテロ界面に傾斜面が存在することによりヘテロ界面にかかる応力が当該傾斜面と平行に加わることで分散され、もって応力が緩和されることによると考えられる。このようにして歪みが緩和されると、その問題が低減される。その結果、II族窒化物系化合物半導体層へクラックが入ることを未然に防止できることはもとよりその結晶性が向上し、さらには素子作製時のアライメントも取り易くなる。

【0011】

【発明の実施の態様】以下、この発明の各要素について詳細に説明する。

基板

基板はその上にII族窒化物系化合物半導体からなる下地層を形成できるものであれば特に限定されないが、サファイア、SiC（炭化シリコン）及びGaN（窒化ガリウム）等の六方晶材料、Si（シリコン）やGaP（リン化ガリウム）、GaAs（砒化ガリウム）などの立方晶材料を用いることができる。

【0012】II族窒化物系化合物半導体層

II族窒化物系化合物半導体は、一般式として $Al_xGa_yIn_{1-x-y}N$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$ ）で表され、AlN、GaN及びInNのいわゆる2元系、 $Al_xGa_{1-x}N$ 、 $Al_xIn_{1-x}N$ 及び $Ga_yIn_{1-y}N$ （以上において $0 < x < 1$ ）のいわゆる3元系及び $Al_xGa_yIn_{1-x-y}N$ （ $0 < x < 1$ 、 $0 < y < 1$ ）の4元系を包含する。II族元素の一部をボロン（B）、タリウム（Tl）等で置換しても良く、また、窒素（N）の一部もリン（P）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）等で置換できる。発光素子や受光素子の素子機能部分は上記2元系若しくは3元系のII族窒化物系化合物半導体より構成することが好ましい。II族窒化物系化合物半導体は任意のドーパントを含むものであっても良い。n型不純物として、Si、Ge、Se、Te、C等を用いることができる。p型不純物として、Mg、Zn、Be、Ca、Sr、Ba等を用いることができる。なお、p型不純物をドーパした後にII族窒化物系化合物半導体をさらに低抵抗化するために電子線照射、プラズマ照射若しくは炉による加熱することも可能である。II族窒化物系化合物半導体は、有機金属気相成長法（MOC

VD法)のほか、周知の分子線結晶成長法(MBE法)、ハライド系気相成長法(HVPE法)、スパッタ法、イオンプレーティング法、電子シャワー法等によっても形成することができる。

【0013】発光素子には発光ダイオードやレーザダイオードが挙げられ、受光素子には受光ダイオードや太陽電池等が挙げられる。なお、発光素子や受光素子の構成としては、MIS接合、PIN接合やpn接合を有したものや、ホモ構造、ヘテロ構造若しくはダブルヘテロ構造のものを用いることができる。発光層として量子井戸構造(単一量子井戸構造若しくは多重量子井戸構造)を採用することもできる。

【0014】上で説明したII族窒化物系化合物半導体により下地層も形成される。即ち、 $Al_xGa_{1-x}In_{1-y}N$ ($0 < x < 1$, $0 < y < 1$, $0 < x+y < 1$)で表現される四元素の化合物半導体、 $Al_xGa_{1-x}N$ ($0 < x < 1$)で表現される三元系の化合物半導体、並びにAlN、GaN及びInNが含まれる。サファイア基板の上には特にAlNが好適に用いられる。

【0015】下地層の表面には斜面が形成されている。このとき、斜面を作るもとの構造は、三角錐、四角錐などの多角錐の集合体の場合も、山脈状に山部と谷部とが帯状の傾斜面で交互につながっている場合も含む。この斜面は下地層の全面に形成されており、1つ1つの斜面は細かいものであって、その幅は平面投影面において2μm未満である。この斜面(見方によっては、凹部である)の占める面積割合は、平面投影面上で、5~100%とすることが好ましい。更に好ましくは30~100%であり、更に更に好ましくは70~100%である。この斜面の占める面積割合が平面投影面上で70~100%であると、図2及び3に示すように、下地層の表面はテクスチャー構造となり、その断面形状は山形となる。100%のものがノコギリ歯状に谷と山とを繰り返す構造となる。この斜面の占める面積割合が平面投影面上で30~70%であると、図4に示すように、下地層の表面は島の部分と山の部分が混在し、その断面形状は台形となる。この斜面の占める面積割合が平面投影面上で5~30%であると、図5に示すようにピット状となり、平坦な表面に孔があいた構成である。ここで、平面投影面とは、下地層の表面をこれに平行な面へ平行投影して得られる投影面である。

【0016】このように表面に凹凸を備えたII族窒化物系化合物半導体層は、後で形成される素子機能を有するII族窒化物系化合物半導体と実質的に同じ温度である高温(1150℃程度)において、通常の成長条件よりもアンモニアを多く流すことにより形成される。

【0017】上記において、テクスチャー構造等を持つ下地層は基板上へ、成長条件を調整することにより、アズグロウンに形成するものである。平坦面の下地層を成長させておいてその平坦面をエッチングなどの方法で処

理することにより、下地層の表面をテクスチャー構造、断面台形状、ピット状とすることも可能である。

【0018】基板と下地層との間に堆積層を形成することが好ましい。下地層がII族窒化物系化合物半導体からなる場合、堆積層も同じくII族窒化物系化合物半導体で形成するか或いは金属窒化物系化合物半導体で形成することが好ましい。堆積層はII族窒化物系化合物半導体のなかでも $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)からなるものとするのが好ましく、更に好ましくはAlNである。金属窒化物系化合物半導体のなかでは窒化チタン、窒化ハフニウム、窒化ジルコニウム及び窒化タンタルから選ばれる1種又は2種以上からなるものとするのが好ましい。更に好ましくは窒化チタンである。このとき基板はサファイア製とすることが好ましく、更に好ましくはサファイア基板のa面に堆積層を形成する。かかる堆積層の形成方法として周知のII族窒化物系化合物半導体及び金属窒化物系化合物半導体の形成方法(MOCVD法やスパッタ法等)が採用できる。堆積層の膜厚はとくに限定されるものではないが、数~数100nm(数10~数1000Å)とする。本発明者らの検討によれば、基板と下地層(亜緩和層)との間に堆積層を介在させることにより、下地層表面の傾斜を制御し易くなる。即ち、所望の構造の(テクスチャー構造、断面台形状、ピット構造)表面を形成するための条件の幅が広くなり、当該所望の構造の表面の形成が容易になる。これにより、かかる下地層を有する素子を歩留りよく製造できる。

【0019】堆積層はこれを二層以上設けることができる。基板の上に接して形成される第1の堆積層の上にII族窒化物系化合物半導体、好ましくはAlN又はGaNからなる中間層を形成し、この中間層の上に第2の堆積層を形成し(これを繰り返すことも可能)、この第2の堆積層の上に下地層を形成する。第1の堆積層と第2の堆積層とは同一の組成であっても、異なる組成であってもよい。中間層の厚さも特に限定されるものではない。複数の堆積層が形成される例として、特開平7-267796号公報及び特開平9-199759号公報を参照されたい。

【0020】反射層の形成材料には窒化チタン、窒化ハフニウム、窒化ジルコニウム若しくは窒化タンタルの1種又は2種以上が選ばれる。中でも窒化チタンが好ましい。これらの金属窒化物の成長方法は特に限定されないが、プラズマCVD、熱CVD、光CVD等のCVD(Chemical Vapour Deposition)、スパッタ、リアクティブスパッタ、レーザアブレーション、イオンプレーティング、蒸着、ECR法等の(Physical Vapour Deposition)等の方法を利用できる。反射層の膜厚は0.1~5.0μmとすることが好ましい。反射層の膜厚が上限値を超えると、下地層の表面の凹凸が埋められて、反

射層の表面がフラットになる惧れがあり、そうすると反射面とIII族窒化物系化合物半導体層とのヘテロ界面における応力緩和が期待できなくなる。他方、下限値を下回る膜厚では光の反射が不十分となる。反射層の更に好ましい膜厚は0.1~1.0 μm であり、更に更に好ましくは0.2~0.5 μm である。

【0021】以上説明した例では、傾斜面をもつ下地層及び反射層の上にIII族窒化物系化合物半導体層を成長させ、このIII族窒化物系化合物半導体層をそのまま素子機能層とする場合を想定して説明してきた。なお、このIII族窒化物系化合物半導体層を中間層としてさらにその表面に歪緩和のための傾斜面を有する第2の下地層を形成することも可能である（さらにこれを繰返すこと*

層	組成	F-バント	(膜厚)
透光性電極 19			
p型クラッド層（兼コンタクト層） 18	p-GaN:Mg		(0.3 μm)
発光層 17		多重量子井戸構造	
量子井戸層	In _{0.15} Ga _{0.85} N		(3.5nm)
バリア層	GaN		(3.5nm)
量子井戸層とバリア層の繰り返し数		1~10	
n型クラッド層（兼コンタクト層） 16	n-GaN:Si		(4 μm)
反射層 25	TiN		(0.3 μm)
下地層 15	AlN		(1.5 μm)
基板 11	サファイア(a面)		(350 μm)

【0024】n型クラッド層16は発光層17側の低電子濃度n-層と下地層15側の高電子濃度n+層とからなる2層構造とすることができる。後者はnコンタクト層と呼ばれる。発光層17は多重量子井戸構造のものに限定されない。発光素子の構成としてはシングルヘテロ型、ダブルヘテロ型及びホモ接合型のものなどを用いることができる。発光層として単一量子井戸構造を採用することもできる。発光層17とp型クラッド層18との間にマグネシウム等のアクセプタをドーピングしたバンドギャップの広いIII族窒化物系化合物半導体層を介在させることができる。これは発光層17中に注入された電子がp型クラッド層18に拡散するのを防止するためである。p型クラッド層18を発光層17側の低ホール濃度p-層と電極側の高ホール濃度p+層とからなる2層構造とすることができる。後者はpコンタクト層と呼ばれる。量子井戸層はInN、GaN、InGa_{0.15}N及びInAlNを含むInGaAlNであれば良く、バリア層は量子井戸層よりエネルギーギャップが大きいGaN、InGa_{0.15}N、InAlN、AlGa_{0.15}Nを含むInGaAlNであればよい。

【0025】上記構成の発光ダイオードは次のようにして製造される。まず、MOCVD装置の反応装置内へ水素ガスを流通させながら当該サファイア基板を1130℃まで昇温して表面をクリーニングする。その後、その基板温度においてTMA及びNH₃を導入してAlN製の

も可能である。これにより、素子機能を有するIII族窒化物系化合物半導体層の歪が更に緩和され、その結晶性が向上する。この中間層は、下地層の表面構造が反映された傾斜面（テクスチャー構造等）のある表面を有するものであっても、フラットな表面を有するものであってもよい。最上位置する下地層に反射層が形成される。

【0022】

【実施例】次にこの発明の実施例について説明する。実施例は発光ダイオード10であり、その構成を図1に示す。

【0023】各層のスペックは次の通りである。

TMA:30 $\mu\text{mol}/\text{分}$ 、NH₃:3SLMの条件で流し、所定の膜厚を成長させることでAlN下地層15の表面は図2及び図3に示したテクスチャー構造となる。同様に、上記条件においてNH₃の流量を1/2~1/3とすることにより、下地層15の表面は図4に示した断面台形状となる。同様に、上記条件においてNH₃の流量を1/4~1/9とすることにより、下地層15の表面は図5に示したピット状となる。

【0026】サファイア上に平坦なAlNを成長する条件においては、特にAlNの成長初期においてAlNがc軸方向（基板垂直方向）に成長する速度とc軸と垂直方向（基板平行方向）に成長する速度とを比較すると、後者の速度が十分大きい。従って、AlNは基板平行方向に二次元的に成長をした後、基板垂直方向へ三次元的に成長する。即ち、成長表面ではAl原子とN原子とがマイグレーションして均一な成長サイトを形成するのに十分な時間がある。この条件に対してN量を増加させると特にAl原子が適切なマイグレーションをする前に成長表面の原子と結合してしまい、基板垂直方向の成長速度が大きくなる。その結果、基板平行方向の成長が不均一となってテクスチャー構造を作り出すことができる。テクスチャー構造を形成する途中過程が断面台形状であり、ピット状であるといえる。なお、更にN量を増加させるとグレイン成長となり、単結晶化しない。

【0027】次に、試料をDCマグネトロンスパッタ装置の反応室に移し換え、DCマグネトロンスパッタ法を

実行してTiNからなる反射層25を形成する。次いで、試料をMOCVDに移し換え、基板温度を1130℃に維持した状態でn型クラッド層16を形成し、それ以降のIII族窒化物系化合物半導体層17、18を常法(MOCVD法)に従い形成する。この成長法においては、アンモニアガスとIII族元素のアルキル化合物ガス、例えばトリメチルガリウム(TMG)、トリメチルアルミニウム(TMA)やトリメチルインジウム(TM)とを適当な温度に加熱された基板の上に供給して熱分解反応させ、もって所望の結晶を基板の上に成長させる。

【0028】次に、Ti/Niをマスクとしてp型クラッド層18、活性層17及びn型クラッド層16の一部を反応性イオンエッチングにより除去し、n電極パッド*

層	組成	膜厚
透光性電極19		
p型クラッド層(兼コンタクト層)18	p-GaN:Mg	(0.3μm)
発光層17	多量量子井戸構造	
量子井戸層	In _{0.15} Ga _{0.85} N	(3.5nm)
バリア層	GaN	(3.5nm)
量子井戸層とバリア層の繰り返し数	1~10	
n型クラッド層(兼コンタクト層)16	n-GaN:Si	(4μm)
反射層25	TiN	(0.3μm)
下地層35	AlN	(0.2μm)
堆積層31	AlN	(15nm)
基板11	サファイア(a面)	(350μm)

【0031】上記構成の発光ダイオード30は次のようにして製造される。まず、アルゴンガスのスパッタ装置によりサファイア基板温度300~500℃で窒素ガス導入のアルミニウムターゲットによる反応性スパッタを行う。このようにしてAlNを堆積させたサファイア基板をMOCVD装置へセットし、水素ガス、アンモニアガスを流通させながら当該基板を1130℃まで昇温する。その後、TMA:30μmol/分、NH₃:3SLMの条件で流し、AlN下地層35を形成した。その表面は、顕微鏡写真図7に示されるように、テクスチャー構造となった。反射層25以降の層の形成方法は図7のものと同様である。

【0032】この発明は、上記発明の実施の形態及び実施例の説明に何ら限定されるものではない。特許請求の範囲の記載を逸脱せず、当業者が容易に想到できる範囲で種々の変形態様もこの発明に含まれる。

【0033】以下、次の事項を開示する。

11 基板と、該基板の上に形成される下地層であって、該下地層はIII族窒化物系化合物半導体で形成されてその表面がテクスチャー構造、断面台形状、若しくはピット状である下地層と、該下地層の表面に形成される反射層とであって、チタン、ジルコニウム、ハフニウム及びタンタルから選ばれる1種又は2種以上の金属の窒化物からなり、その表面形状は前記下地層の表面形状を反

*21を形成すべきn型クラッド層16を表出させる。

【0029】半導体表面上にフォトリソを一樣に塗布して、フォトリソグラフィにより、p型クラッド層18の上の電極形成部分のフォトリソを除去して、その部分のp型クラッド層18を露出させる。蒸着装置にて、露出させたp型クラッド層18の上に、Au-Co透光性電極層19を形成する。次に、同様にしてp電極パッド20、n電極パッド21を蒸着する。

【0030】図6に他の実施例の発光ダイオード30を示す。図1の例と同一の要素には同一の符号を付してその説明を省略する。この実施例の発光ダイオード30では、サファイア基板11と下地層15との間にAlN製の堆積層31が介在されている。各層のスペックは次の通りである。

- 組成:ドーパント (膜厚)
- 12 前記反射層は窒化チタンからなる、ことを特徴とする11に記載の積層体。
- 13 前記下地層はAl_{1-x}Ga_xN (0≤x≤1) からなる、ことを特徴とする11又は12に記載の積層体。
- 14 前記下地層はAlNからなる、ことを特徴とする13に記載の積層体。
- 15 前記下地層はInGaAlNからなる、ことを特徴とする11又は12に記載の積層体。
- 16 前記下地層はInAlN又はInGaNからなる、ことを特徴とする11又は12に記載の積層体。
- 17 前記基板はサファイア製若しくはシリコン単結晶製である、ことを特徴とする11~16のいずれかに記載の積層体。
- 18 前記下地層と前記基板との間に堆積層が介在される、ことを特徴とする11~17のいずれかに記載の積層体。
- 19 前記基板はサファイア製であり、前記下地層はAlNからなりその表面はテクスチャー構造であり、前記反射層は窒化チタンからなる、ことを特徴とする11に記載の積層体。

【図面の簡単な説明】

【図1】図1はこの発明の実施例の発光ダイオードを示す。

【図2】図2はテクスチャー構造の下地層を示す断面図である。

【図3】図3はテクスチャー構造の下地層を示す表面SEM写真である。

【図4】図4は断面台形状の下地層を示す表面SEM写真である。

【図5】図5はビット状の下地層を示す表面SEM写真である。

【図6】図6はこの発明の他の実施例の発光ダイオード*

*を示す。

【図7】図7は図6の実施例の下地層の表面顕微鏡写真である。

【符号の説明】

10、30 発光ダイオード

15、35 表面テクスチャー構造を有する層（下地層）

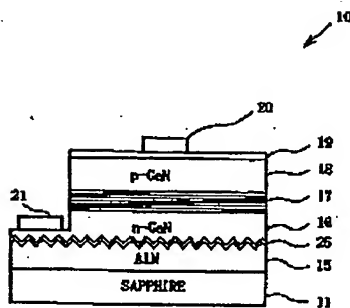
16 n型クラッド層

17 発光層

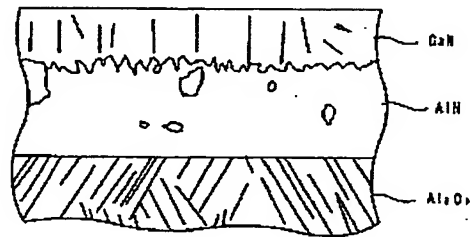
18 p型クラッド層

25 反射層

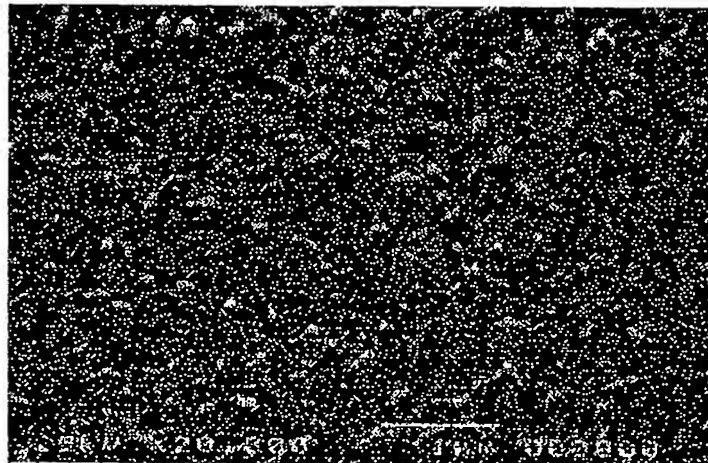
【図1】



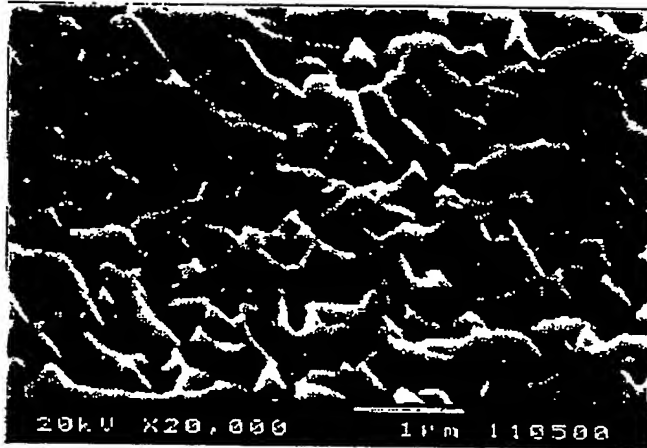
【図2】



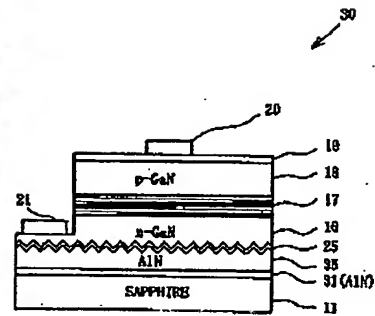
【図3】



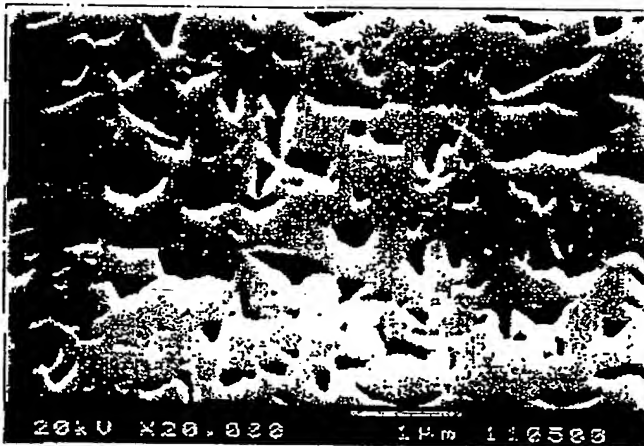
【図4】



【図6】



【図5】



【図7】



フロントページの続き

(72)発明者 千田 昌伸
愛知県西春日井郡春日町大字落台字長畑1
番地 豊田合成株式会社内

(72)発明者 伊藤 潤
愛知県西春日井郡春日町大字落台字長畑1
番地 豊田合成株式会社内

(72)発明者 渡邊 大志
愛知県西春日井郡春日町大字落台字長畑1
番地 豊田合成株式会社内

(72)発明者 浅見 慎也
愛知県西春日井郡春日町大字落台字長畑1
番地 豊田合成株式会社内

(72)発明者 浅見 静代
愛知県西春日井郡春日町大字落台字長畑1
番地 豊田合成株式会社内

F ターム(参考) 5F041 AA03 AA04 AA40 CA03 CA04
CA05 CA33 CA34 CA40 CA46
CA57 CA65 CA85 CA88 CB15
5F045 AA04 AA05 AA19 AB09 AB14
AC19 CA10 CA12 CA13 DA55
EE12
5F088 AB07 AB17 FA02 FA05 GA02
GA03 HA09

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to III group nitride system compound semiconductor element.

[0002]

[Description of the Prior Art] III group nitride system compound semiconductor element is used for light emitting devices, such as light emitting diode. In this light emitting device, it is the composition of having grown epitaxially the III group nitride system compound semiconductor layer which has an element function on the substrate front face made from sapphire, for example.

[0003] However, in silicon on sapphire and an III group nitride system compound semiconductor layer, since a coefficient of thermal expansion differs from a lattice constant, distortion arises between silicon on sapphire and an III group nitride system compound semiconductor layer. As a phenomenon produced for this distortion, a warp occurs in the layered product of silicon on sapphire and an III group nitride system compound semiconductor layer. If this warp becomes too much large, the crystallinity of a semiconductor will be spoiled or fault will produce from the first that there is a possibility that a crack may go into a semiconductor layer also in the alignment adjustment at the time of element production. Therefore, in the former, the so-called low-temperature deposit was formed between the substrate and the III group nitride system compound semiconductor layer, and the above-mentioned distortion was eased.

[0004]

[Problem(s) to be Solved by the Invention] The growth temperature of the III group nitride system compound semiconductor layer when adopting a general organic-metal vapor growth (henceforth the "MOCVD" method), and forming an element is 1000 degrees C or more. On the other hand, since it is about 400-500 degrees C, when the temperature history from the substrate cleaning performed at about 1000 degrees C to an III group nitride system compound semiconductor layer is seen, the growth temperature of a low-temperature deposit serves as an elevated-temperature (1000 degrees C) -> low-temperature (400-500 degrees C) -> elevated temperature (1000 degrees C), and being not only difficult but thermal efficiency is bad [temperature / a temperature control]. Then, although it is possible to form a deposit at an elevated temperature, if an III group nitride system compound semiconductor (for example, the same AlN layer as a low-temperature deposit) is directly grown up at the elevated temperature around 1000 degrees C on a substrate, the problem of a warp will surface again.

[0005] This invention persons have proposed invention of the following composition in Japanese Patent Application No. No. (990438 applicant reference number : surrogate reference number-0149 - 01) 41222 [2000 to], as a result of coming examination in piles that the problem of the above-mentioned warp should be solved. Namely, III group nitride system compound semiconductor element to which the area rate in which it has the ground layer which can be formed on the front face, the inclination is formed in the front face of this ground layer, and this inclined plane occupies the III group nitride system compound semiconductor layer which has an element function in the front face of the aforementioned ground layer is characterized by what is been 5 - 100% on flat-surface plane of projection.

[0006] Moreover, if other views are carried out, it is desirable to make a ground layer into texture

structure. When cross sections with arbitrary texture structure are seen here, a ground layer front face points out to it the structure which the valley and the mountain have repeated through the saw toothed, i.e., an inclined plane. This Yamabe contains in both cases of standing in a row the case of the independent multiple drill type (a cone is also included), and in the shape of a mountain range. Moreover, in this specification, a cross-section trapezoidal shape points out that whose flat field in the Yamabe summit increased, and that whose flat field increased further is called shape of a pit. On flat-surface plane of projection, the rate for which a slant-face field accounts on these specifications calls texture structure and 30 - 70% cross-section trapezoidal shape, and calls 5 - 30% shape of a pit for 70 - 100%.

[0007] Distortion between substrates including the III group nitride system compound semiconductor layer and the ground layer is eased by using such a ground layer. This is considered to be because for an inclined plane and parallel concerned to be joined, it to distribute, for the stress concerning a hetero interface to have and for stress to be eased when an inclined plane exists in a hetero interface. Thus, relief of distortion reduces the problem of a warp. Consequently, the crystallinity of prevent [it / that a crack goes into an III group nitride system compound semiconductor layer / beforehand] improves from the first, and it further becomes easy to take the alignment at the time of element production.

[0008] When invention-in-this-application persons came examination in piles further about the ground layer which has the above-mentioned surface structure, they came to find out the following technical problem. Since the ground layer is formed by the III group nitride system compound semiconductor, it makes the light which has the wavelength of 360nm or more penetrate. When a ground layer is formed by AlN (refractive index : 2.12) and the III group nitride system compound semiconductor layer on it is incidentally formed by GaN (refractive index : 2.60), in order to carry out total reflection of the light from the GaN side in a ground layer, you have to make the incident angle of the light to a ground layer into about 22 or less degrees. Although it can say that reflective efficiency is comparatively high since the incident angle of the light to the front face becomes small if it is in the ground layer which has texture structure etc. here, in the ground layer surface whole region, total reflection cannot be acquired certainly. Namely, this invention aims at carrying out total reflection of the light from an III group nitride system compound semiconductor substantially in the ground layer which has the shape of surface type of the shape of texture structure, a cross-section trapezoidal shape, or a pit.

[0009]

[Means for Solving the Problem] This invention is made that the above-mentioned technical problem should be solved, and the composition is as follows. A substrate and the III group nitride system compound semiconductor layer which has a light-emitting-device function or a photo-detector function, A ground [in which are the ground layer formed between the aforementioned substrate and the aforementioned III group nitride system compound semiconductor layer, and this ground layer is formed by the III group nitride system compound semiconductor, and the front face has the shape of texture structure, a cross-section trapezoidal shape, or a pit] layer, The reflecting layer in which it is the reflecting layer formed in the front face of this ground layer, and becomes from the nitride of one sort or two sorts or more of metals chosen from titanium, a zirconium, a hafnium, and a tantalum, and the shape of the surface type reflects the shape of surface type of the aforementioned ground layer, ***** -- III group nitride system compound semiconductor element

[0010] Thus, according to the constituted III group nitride system compound semiconductor element, the reflecting layer which consists of a predetermined metal nitride is formed in the front face of the ground layer which has the shape of texture structure, a cross-section trapezoidal shape, or a pit. Since this reflecting layer is reflecting the shape of surface type of a ground layer, the shape of surface type of a reflecting layer also turns into the shape of texture structure, a cross-section trapezoidal shape, or a pit. The reflecting layer which consists of a metal nitride has the so-called mirror plane of a metal color. Furthermore, to the front face of the shape of texture structure, a cross-section trapezoidal shape, or a pit, the incident angle of the light from an III group nitride system compound semiconductor layer can be made smaller. Therefore, according to the reflecting layer of this invention, the total reflection of the light which carries out incidence from an III group nitride system compound semiconductor layer side can be carried out substantially. When the nitride of one

sort or two sorts or more of metals chosen from titanium, a zirconium, a hafnium, and a tantalum as a predetermined metal nitride is adopted, it is already proposed by this invention persons that an III group nitride system compound semiconductor is grown up with sufficient crystallinity on it (refer to [Japanese Patent Application No. No. 235450 / 11 to /, applicant reference number:980380, and] surrogate reference number-011301). When growing up an III group nitride system compound semiconductor on the reflecting layer which consists of this metal nitride, distortion between substrates including the III group nitride system compound semiconductor layer, the reflecting layer, and the ground layer is eased by making the front face into the shape of texture structure, a cross-section trapezoidal shape, or a pit. This is considered to be because for an inclined plane and parallel concerned to be joined, it to distribute, for the stress concerning a hetero interface to have and for stress to be eased when an inclined plane exists in a hetero interface. Thus, relief of distortion reduces the problem of a warp. Consequently, the crystallinity of prevent [it / that a crack goes into an III group nitride system compound semiconductor layer / beforehand] improves from the first, and it further becomes easy to take the alignment at the time of element production.

[0011]

[The mode of implementation of invention] Hereafter, each element of this invention is explained in detail.

Although it will not be limited especially if a substrate substrate can form on it the ground layer which consists of an III group nitride system compound semiconductor, cubic material, such as hexagonal material, such as sapphire, and SiC (carbonization silicon), GaN (gallium nitride), Si (silicon), and GaP (Lynn-ized gallium), GaAs (gallium arsenide), can be used.

[0012] An III group nitride system compound semiconductor layer III group nitride system compound semiconductor It is expressed with $Al_xGa_yIn_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$) as a general formula. The so-called 3 yuan system of the so-called 2 yuan system of AlN, GaN, and InN, $Al_xGa_{1-x}N$, $Al_xIn_{1-x}N$, and $Ga_xIn_{1-x}N$ (it sets above and is $0 < x < 1$) and the 4 yuan system of $Al_xGa_yIn_{1-x-y}N$ ($0 < x < 1$, $0 < y < 1$) are included. Boron (B), a thallium (Tl), etc. may replace some III group elements, and some nitrogen (N) can be replaced by Lynn (P), the arsenic (As), antimony (Sb), the bismuth (Bi), etc. As for the element functional division of a light emitting device or a photo detector, it is desirable to constitute from an above-mentioned 2 yuan system or an III group nitride system compound semiconductor of a 3 yuan system. An III group nitride system compound semiconductor may contain arbitrary dopants. Si, germanium, Se, Te, C, etc. can be used as an n type impurity. As a p type impurity, Mg, Zn, Be, calcium, Sr, Ba, etc. can be used. In addition, after doping p type impurity, in order to form an III group nitride system compound semiconductor into low resistance further, the thing to call at electron beam irradiation, plasma irradiation, or a furnace and to heat is also possible. An III group nitride system compound semiconductor can be formed by the molecular-beam crystal-growth method (the MBE method) of common knowledge besides an organic-metal vapor growth (the MOCVD method), the halide system vapor growth (the HVPE method), the spatter, the ion plating method, the cascade-shower method, etc.

[0013] Light emitting diode and a laser diode are mentioned to a light emitting device, and light-receiving diode, a solar battery, etc. are mentioned to a photo detector. In addition, as composition of a light emitting device or a photo detector, the thing of terrorism structure can be used to a thing with MIS junction, PIN junction, or pn junction, gay structure and hetero structure, or double. Quantum well structure (single quantum well structure or multiplex quantum well structure) is also employable as a luminous layer.

[0014] A ground layer is also formed of the III group nitride system compound semiconductor explained in the top. That is, the compound semiconductor of a 4 yuan system expressed by $Al_xGa_yIn_{1-x-y}N$ ($0 < x < 1$, $0 < y < 1$, $0 < x+y < 1$), the compound semiconductor of the ternary system expressed by $Al_xGa_{1-x}N$ ($0 < x < 1$), and AlN, GaN and InN are contained. Especially on silicon on sapphire, AlN is used suitably.

[0015] The slant face is formed in the front face of a ground layer. At this time, the structure of the basis which makes a slant face is included, when Yamabe and the trough are connected by turns in the shape of a mountain range in the band-like inclined plane, the case of the aggregate of multiple drills, such as a triangular pyramid and a square drill, and. This slant face is formed all over the

ground layer, each slant face is fine and the width of face is less than 2 micrometers in flat-surface plane of projection. As for the area rate for which this slant face (it is a crevice depending on a view) accounts, considering as 5 - 100% is desirable on flat-surface plane of projection. Furthermore, it is 30 - 100% preferably, and is 70 - 100% further still more preferably. As it indicates drawing 2 and 3 that the area rate for which this slant face accounts is 70 - 100% on flat-surface plane of projection, the front face of a ground layer serves as texture structure, and the cross-section configuration serves as Yamagata. 100% of thing serves as structure which repeats a valley and a mountain to a saw toothed. As it indicates drawing 4 that the area rate for which this slant face accounts is 30 - 70% on flat-surface plane of projection, as for the front face of a ground layer, the portion of an island and the portion of a mountain are intermingled, and the cross-section configuration serves as a trapezoid. It is the composition that became pit-like as it indicated drawing 5 that the area rate for which this slant face accounts is 5 - 30% on flat-surface plane of projection, and the hole opened on the flat front face. Here, flat-surface plane of projection is plane of projection obtained by carrying out parallel projection of the front face of a ground layer to a field parallel to this.

[0016] Thus, the III group nitride system compound semiconductor layer which equipped the front face with irregularity is formed by passing many ammonia rather than the usual growth conditions in the III group nitride system compound semiconductor which has the element function formed later, and the elevated temperature (about 1150 degrees C) which is the same temperature substantially.

[0017] In the above, the ground layer with texture structure etc. is formed in up to a substrate by adjusting growth conditions at AZUGUOUN. By growing up the ground layer of a flat side and processing the flat side by methods, such as etching, it is also possible to make the front face of a ground layer into the shape of texture structure, a cross-section trapezoidal shape, and a pit.

[0018] It is desirable to form a deposit between a substrate and a ground layer. When a ground layer consists of an III group nitride system compound semiconductor, it is desirable to form a deposit by the III group nitride system compound semiconductor similarly, or to form by the metal nitride system compound semiconductor. It is AlN that a deposit shall consist of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) also in an III group nitride system compound semiconductor desirable still more preferably. In a metal nitride system compound semiconductor, it is desirable to consist of one sort chosen from a titanium nitride, a nitriding hafnium, a zirconium nitride, and a tantalum nitride or two sorts or more. Furthermore, it is a titanium nitride preferably. At this time, considering as the product made from sapphire is desirable still more desirable, and a substrate forms a deposit in the a-th page of silicon on sapphire. The formation methods (the MOCVD method, spatter, etc.) of a well-known III group nitride system compound semiconductor and a metal nitride system compound semiconductor are employable as the formation method of this deposit. Although especially the thickness of a deposit is not limited, it is taken as a number - 100nm (several 10 - 1000A of numbers) of numbers. According to examination of this invention persons, it becomes easy to control the inclination of a ground layer front face by making a deposit intervene between a substrate and a ground layer (strain relaxation layer). That is, the width of face of the conditions for forming the front face (texture structure, a cross-section trapezoidal shape, pit structure) of desired structure becomes large, and formation of the front face of the structure of the request concerned becomes easy. Thereby, the element which has this ground layer can be manufactured with the sufficient yield.

[0019] A deposit can prepare this more than a bilayer. An III group nitride system compound semiconductor and the interlayer who consists of AlN or GaN preferably are formed on the 1st deposit formed in contact with a substrate top, the 2nd deposit is formed on this interlayer (it is also possible to repeat this), and a ground layer is formed on this 2nd deposit. Even if the 1st deposit and 2nd deposit are the same composition, they may be different composition. Especially an interlayer's thickness is not limited, either. Please refer to JP,7-267796,A and JP,9-199759,A as an example in which two or more deposits are formed.

[0020] One sort of a titanium nitride, a nitriding hafnium, a zirconium nitride, or a tantalum nitride or two sorts or more are chosen as the formation material of a reflecting layer. A titanium nitride is desirable especially. although especially the growth method of these metal nitrides is not limited -- CVD(s) (Chemical Vapour Deposition), such as plasma CVD, Heat CVD, and Light CVD, a spatter, a reactive spatter, laser ablation, ion plating, vacuum evaporatio, the efficient consumer response method, etc. -- etc. (Physical Vapour Deposition) etc. -- a method can be used As for the thickness of

a reflecting layer, it is desirable to be referred to as 0.1-5.0 micrometers. When the thickness of a reflecting layer exceeds a upper limit, the irregularity of the front face of a ground layer is buried and there is **** from which the front face of a reflecting layer becomes a flat, and when it does so, it becomes impossible to expect the stress relaxation in the hetero interface of a reflector and an III group nitride system compound semiconductor layer. On the other hand, reflecting [of light] becomes inadequate [the thickness which is less than a lower limit]. The still more desirable thickness of a reflecting layer is 0.1-1.0 micrometers, and is 0.2-0.5 micrometers further still more preferably.

[0021] In the example explained above, the III group nitride system compound semiconductor layer was grown up on the ground layer with an inclined plane, and the reflecting layer, and this III group nitride system compound semiconductor layer has been explained supposing the case where it considers as the element stratum functionale as it is. In addition, it is also possible to form the 2nd ground layer which has an inclined plane for strain relaxation on the front face further by making this III group nitride system compound semiconductor layer into an interlayer (it is also possible to repeat this further). The distortion of an III group nitride system compound semiconductor layer which has an element function is eased further by this, and the crystallinity improves. Even if this interlayer has a front face with the inclined planes (texture structure etc.) where the surface structure of a ground layer was reflected, he may have a flat front face. A reflecting layer is formed in the ground layer located in the top.

[0022]

[Example] Next, the example of this invention is explained. An example is light emitting diode 10 and shows the composition to drawing 1.

[0023] The spec. of each class is as follows.

Layer : Composition: Dopant (thickness)

Translucency electrode 19p type clad layer 18 (** contact layer): p-GaN:Mg (0.3 micrometers)

Luminous layer 17 : Multiplex quantum well structure Quantum well layer : In_{0.15}Ga_{0.85}N (3.5nm)

Barrier layer : GaN (3.5nm)

The number of repeats of a quantum-well layer and a barrier layer: 1-10n type clad layer 16 (** contact layer): n-GaN:Si (4 micrometers)

Reflecting layer 25 : TiN (0.3 micrometers)

Ground layer 15 : AlN (1.5 micrometers)

Substrate 11 : Sapphire (a-th page) (350 micrometers)

[0024] n type clad layer 16 can be made into the two-layer structure which consists of a low concentration-of-electrons n-layer by the side of a luminous layer 17, and a high concentration-of-electrons n⁺ layer by the side of the ground layer 15. The latter is called n contact layer. A luminous layer 17 is not limited to the thing of multiplex quantum well structure. As composition of a light emitting device, a terrorism type can be used to a single and a terrorism type and homozygous type thing etc. can be used to double. Single quantum well structure is also employable as a luminous layer. The latus III group nitride system compound semiconductor layer of the band gap which doped acceptors, such as magnesium, can be made to intervene between a luminous layer 17 and p type clad layer 18. This is for preventing that the electron poured in into the luminous layer 17 is spread in p type clad layer 18. p type clad layer 18 can be made into the two-layer structure which consists of a low hole concentration p-layer by the side of a luminous layer 17, and a high hole concentration p⁺ layer by the side of an electrode. The latter is called p contact layer. Barrier layers should just be GaN with a larger energy gap than a quantum well layer, InGa_N, InAlN, and InGaAlN containing AlGa_N that a quantum well layer should just be InGaAlN containing InN, GaN, InGa_N, and InAlN.

[0025] The light emitting diode of the above-mentioned composition is manufactured as follows.

First, circulating hydrogen gas into the reactor of an MOCVD system, the temperature up of the silicon on sapphire concerned is carried out to 1130 degrees C, and a front face is cleaned. Then, TMA and NH₃ are introduced in the substrate temperature, and the ground layer 15 made from AlN is grown up by the MOCVD method. At this time, it passes on condition that a part for TMA:30micromol/, and NH₃:3SLM, and the front face of the AlN ground layer 15 serves as texture structure shown in drawing 2 and drawing 3 by growing up predetermined thickness. Similarly, the

front face of the ground layer 15 serves as a cross-section trapezoidal shape shown in drawing 4 by setting the flow rate of NH_3 to $1/2 - 1/3$ in the above-mentioned conditions. Similarly, the front face of the ground layer 15 serves as the shape of a pit shown in drawing 5 by setting the flow rate of NH_3 to $1/4 - 1/9$ in the above-mentioned conditions.

[0026] Especially in the conditions which form flat AlN on sapphire, when the speed and the c axis by which AlN grows up to be c shaft orientations (substrate perpendicular direction) in the membrane formation early stages of AlN, and the speed which grows perpendicularly (substrate parallel direction) are measured, the latter speed is large enough. Therefore, AlN grows up to be a substrate perpendicular direction in three dimensions, after growing up to be a substrate parallel direction in two dimensions. That is, on a growth front face, there is sufficient time for aluminum atom and N atom to carry out migration, and form a uniform growth site. If the amount of N is made to increase to this condition, before especially aluminum atom will carry out suitable migration, it combines with the atom on the front face of growth, and the growth rate of a substrate perpendicular direction becomes large. Consequently, growth of a substrate parallel direction becomes uneven and can make texture structure. Process is a cross-section trapezoidal shape while forming texture structure, and it can be said that it is a pit-like. In addition, if the amount of N is made to increase further, it will become grain growth and will not single-crystal-ize.

[0027] Next, a sample is moved and changed into the reaction layer of DC magnetron-sputtering equipment, and the reflecting layer 25 which performs the DC magnetron-sputtering method and consists of TiN is formed. Subsequently, a sample is moved and changed into MOCVD, where substrate temperature is maintained at 1130 degrees C, n type clad layer 16 is formed, and the III group nitride system compound semiconductor layers 17 and 18 after it are formed according to a conventional method (the MOCVD method). In this grown method, ammonia gas and the alkyl compound gas of an III group element, for example, trimethylgallium, (TMG), a trimethylaluminum (TMA), and trimethylindium (TMI) are supplied on the substrate heated by suitable temperature, a pyrolysis reaction is carried out, it has, and a desired crystal is grown up on a substrate.

[0028] Next, reactive ion etching removes a part of p type clad layer 18, barrier layer 17, and n type clad layer 16 by using Ti/nickel as a mask, and n type clad layer 16 which should form n electrode pad 21 is made to express.

[0029] A photoresist is uniformly applied on a semiconductor front face, by the photolithography, the photoresist of the electrode formation portion on p type clad layer 18 is removed, and p type clad layer 18 of the portion is exposed. The Au-Co translucency electrode layer 19 is formed on p type clad layer 18 exposed with vacuum evaporation equipment. Next, the vacuum evaporation of p electrode pad 20 and the n electrode pad 21 is carried out similarly.

[0030] The light emitting diode 30 of other examples is shown in drawing 6. The same sign is given to the same element as the example of drawing 1, and the explanation is omitted. In the light emitting diode 30 of this example, the deposit 31 made from AlN intervenes between silicon on sapphire 11 and the ground layer 15. The spec. of each class is as follows.

Layer : Composition: Dopant (thickness)

Translucency electrode 19p mold clad layer (** contact layer) 18:p-GaN:Mg (0.3 micrometers)

Luminous layer 17 : Multiplex quantum well structure Quantum well layer : $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ (3.5nm)

Barrier layer : GaN (3.5nm)

The number of repeats of a quantum-well layer and a barrier layer: 1-10n mold clad layer (** contact layer) 16:n-GaN:Si (4 micrometers)

Reflecting layer 25 : TiN (0.3 micrometers)

Ground layer 35 : AlN (0.2 micrometers)

Deposit 31: AlN (15nm)

Substrate 11 : Sapphire (a-th page) (350 micrometers)

[0031] The light emitting diode 30 of the above-mentioned composition is manufactured as follows. First, the sputtering system of argon gas performs the reactant spatter by the aluminum target of nitrogen gas introduction at the silicon-on-sapphire temperature of 300-500 degrees C. Thus, the silicon on sapphire on which AlN was made to deposit is set in an MOCVD system, and the temperature up of the substrate concerned is carried out to 1130 degrees C, circulating hydrogen gas and ammonia gas. Then, it passed on condition that a part for TMA:30micromol/, and NH_3 :3SLM,

and the AlN ground layer 35 was formed. The front face became texture structure as shown in microphotography drawing 7. The formation method of the layer after a reflecting layer 25 is the same as that of the thing of drawing 7.

[0032] This invention is not limited to explanation of the form of implementation of the above-mentioned invention, and an example at all. It does not deviate from the publication of a claim but deformation modes various in the range this contractor can hit on an idea of easily are also contained in this invention.

[0033] Hereafter, the following matter is indicated.

11 Substrate and Ground [in Which are Ground Layer Formed on this Substrate, and this Ground Layer is Formed by III Group Nitride System Compound Semiconductor, and the Front Face Has the Shape of Texture Structure, Cross-Section Trapezoidal Shape, or a Pit] Layer, The reflecting layer in which it is the reflecting layer formed in the front face of this ground layer, and becomes from the nitride of one sort or two sorts or more of metals chosen from titanium, a zirconium, a hafnium, and a tantalum, and the shape of the surface type reflects the shape of surface type of the aforementioned ground layer, The layered product which comes to have the III group nitride system compound semiconductor layer formed on this reflecting layer.

12 The aforementioned reflecting layer is a layered product given in 11 characterized by what is consisted of a titanium nitride.

13 The aforementioned ground layer is a layered product given in 11 characterized by what is consisted of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), or 12.

14 The aforementioned ground layer is a layered product given in 13 characterized by what is consisted of AlN.

15 The aforementioned ground layer is a layered product given in 11 characterized by what is consisted of InGaAlN, or 12.

16 The aforementioned ground layer is a layered product given in 11 characterized by what is consisted of InAlN or InGaIn, or 12.

17 The aforementioned substrate is a layered product given in either of 11-16 which are characterized by what is been a product made from sapphire, or a product made from a silicon single crystal.

18 A layered product given in either of 11-17 which are characterized by what a deposit intervenes between the aforementioned ground layer and the aforementioned substrate.

19 It is a layered product given in 11 which the aforementioned substrate is a product made from sapphire, the aforementioned ground layer consists of AlN, and the front face is texture structure, and is characterized by what the aforementioned reflecting layer consists of a titanium nitride.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The ground layer formed between the substrate and the III group nitride system compound semiconductor layer which has a light-emitting-device function or a photo-detector function characterized by providing the following, and the aforementioned substrate and the aforementioned III group nitride system compound semiconductor layer. This ground layer is a ground [in which it is formed by the III group nitride system compound semiconductor, and the front face has the shape of texture structure, a cross-section trapezoidal shape, or a pit] layer. It is the reflecting layer in which it is the reflecting layer formed in the front face of this ground layer, and becomes from the nitride of one sort or two sorts or more of metals chosen from titanium, a zirconium, a hafnium, and a tantalum, and the shape of the surface type reflects the shape of surface type of the aforementioned ground layer.

[Claim 2] The aforementioned reflecting layer is III group nitride system compound semiconductor element according to claim 1 characterized by what is consisted of a titanium nitride.

[Claim 3] The aforementioned ground layer is III group nitride system compound semiconductor element according to claim 1 or 2 characterized by what is consisted of $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$).

[Claim 4] The aforementioned ground layer is III group nitride system compound semiconductor element according to claim 3 characterized by what is consisted of AlN .

[Claim 5] The aforementioned ground layer is III group nitride system compound semiconductor element according to claim 1 or 2 characterized by what is consisted of InGaAlN .

[Claim 6] The aforementioned ground layer is III group nitride system compound semiconductor element according to claim 1 or 2 characterized by what is consisted of InAlN or InGaN .

[Claim 7] The aforementioned substrate is III group nitride system compound semiconductor element according to claim 1 to 6 characterized by what is been a product made from sapphire, or a product made from a silicon single crystal.

[Claim 8] III group nitride system compound semiconductor element according to claim 1 to 7 characterized by what a deposit intervenes between the aforementioned ground layer and the aforementioned substrate.

[Claim 9] It is the III group nitride system compound semiconductor element according to claim 1 which the aforementioned substrate is a product made from sapphire, and is characterized by what the aforementioned ground layer consists of AlN , the front face is texture structure, and the aforementioned reflecting layer consists of a titanium nitride.

[Translation done.]